

КОСВЕННЫЙ ФУНКЦИОНАЛЬНЫЙ КОНТРОЛЬ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

Жабин В.И.

Национальный технический университет Украины
“Киевский политехнический институт”, г. Киев, Украина

Предлагается методика функционального контроля вычислительных систем, в которых преобразование информации осуществляется с использованием избыточной двоичной системы счисления с естественным порядком весов. Методика не требует введения аппаратной избыточности непосредственно в состав операционных устройств. Правильность вычислений оценивается внешней по отношению к вычислителю схемой по косвенным признакам на основании анализа последовательности формирования цифр результата. Для основных арифметических операций определены запрещенные последовательности цифр результата, появление которых указывает на ошибки в системе.

При вычислении многоместных выражений (функций) в системах, имеющих несколько операционных устройств, можно распараллелить вычислительный процесс, выполняя одновременно некоторые операции. Однако, в базисе операций с ограниченным числом операндов возникает необходимость использования суперпозиции операций (функций), то есть выполнять цепочки зависимых операций (результат одной операции является операндом для другой), которые нельзя распараллелить на уровне алгоритмов обработки машинных слов. Эффективным способом ускорения выполнения цепочек операций является применение операционных устройств, работающих в неавтономном (on-line) режиме вычислений [1]. На каждом шаге такие устройства принимают (в простейшем случае) по одному разряду операндов и формируют один разряд результата, начиная со старших. Разряд результата, полученный на i -м шаге в одном устройстве может быть использован в качестве разряда операнда в другом устройстве на $(i+1)$ -м шаге. Это позволяет совмещать во времени выполнение нераспараллеливаемых операций.

Указанный режим работы операционных устройств может быть также эффективно использован при обработке информации, формирующейся поразрядно вне операционного устройства (например, в измерительных приборах и аналого-цифровых преобразователях поразрядного уравнивания), а также поступающей по последовательным каналам связи. В этом случае возможно совмещение процессов ввода и преобразования информации, что приводит к уменьшению времени формирования результата.

Последовательный ввод и вывод информации при вычислениях в неавтономном режиме упрощает также решение задачи минимизации числа внешних выводов устройств, что особенно важно при их реализации в виде интегральных схем.

При выполнении арифметических операций и вычислении функций различного вида совмещать процессы поразрядного ввода операндов и поразрядного формирования результата можно с использованием избыточных систем счисления с естественным порядком весов [2 – 5]. В таких системах количество допустимых цифр, которые могут быть записаны в одном разряде, превышает величину основания. Представление чисел в избыточных системах счисления неоднозначно, то есть одно и то же число может быть записано различными последовательностями цифр. Например, десятичное число $5/16$ в двоичной системе с цифрами из множества $\{-1, 0, 1\}$ можно представить в виде $0,0101$; $0,1\bar{1}01$; $0,011\bar{1}$ и т. д. (В данном случае “ $\bar{1}$ ” – более удобная запись “ -1 ”).

Накладывая определенные ограничения на правила формирования цифр результата можно добиться того, что некоторые последовательности цифр результата будут запрещенными. Выявление запрещенных последовательностей можно использовать для косвенного контроля работоспособности вычислительных систем в процессе их функционирования. Контроль можно осуществлять внешней по отношению к вычислителю схемой, то есть введения аппаратной избыточности непосредственно в состав вычислителя не требуется, причем, одна схема может быть поочередно использована для контроля нескольких устройств.

Естественно, что сложность схемы контроля зависит от длины анализируемой последовательности цифр. Целесообразно добиваться уменьшения длины последовательности, так как это приводит к сокращению числа внутренних состояний схемы (цифрового автомата с памятью) и, следовательно, к ее упрощению.

Рассмотрим возможность организации функционального контроля при выполнении арифметических операций в неавтономном режиме.

В двоичной избыточной системе счисления с цифрами $\{-1, 0, 1\}$ алгоритм выполнения операций сложения, вычитания и умножения для правильных дробей на i -м шаге может быть сведен к выполнению следующих действий [2]:

$$z_i = \begin{cases} H_i = 2R_{i-1} + F_i, & (1) \\ \begin{cases} -1, & \text{если } H_i < -2^{-1}; \\ 0, & \text{если } -2^{-1} \leq H_i \leq 2^{-1}; \\ 1, & \text{если } 2^{-1} < H_i, \end{cases} & (2) \\ R_i = H_i - z_i, & (3) \end{cases}$$

где H_i , R_i – промежуточные переменные; F_i – приращение вычисляемой функции, зависящее только от i -х цифр операндов; z_i – цифра результата. Начальным является значение $R_0=0$.

Приращение F_i для операции сложения, вычитания и умножения вычисляется соответственно по формулам:

$$F_i = 2^{-p}(x_i + y_i), \quad (4)$$

$$F_i = 2^{-p}(x_i - y_i), \quad (5)$$

$$F_i = 2^{-p}(x_i y_i + y_i x_{i-1}), \quad (6)$$

где p – задержка начала формирования разрядов результата в тактах; x_i и y_i – i -е цифры операндов с весом 2^{-i} ; Y_i и X_i – операнды, представленные i старшими разрядами. В [2] показано, что процесс вычислений для рассматриваемых операций является сходящимся при $p \geq 2$.

Увеличивая задержку p , можно уменьшать приращение F_i . При этом можно добиться того, что формирование подряд двух одинаковых значащих (не равных нулю) цифр результата будет невозможным, то есть комбинации цифр 11 и $\bar{1}\bar{1}$ будут запрещенными. Заметим, что любое число в избыточной системе можно представить без повторения подряд одинаковых значащих цифр. Действительно, любую группу одинаковых значащих цифр можно заменить двумя цифрами с разными знаками, между которыми записаны нули. Например, последовательность цифр 111 можно заменить на 100 $\bar{1}$, а $\bar{1}\bar{1}\bar{1}$ – на $\bar{1}01$.

Из (1), (2) и (3) можно получить условие того, что после формирования очередной цифры $x_i=1$ следующая цифра x_{i+1} не будет равна 1, то есть значение H_{i+1} будет не больше 2^{-1} :

$$2(2R_{i-1} + F_i - 1) + F_{i+1} \leq 2^{-1}. \quad (7)$$

С учетом выражений (4), (5) и (6), а также принимая во внимание, что Y_i и X_i – дробные числа, из (7) находим минимальную задержку формирования цифр результата $p=4$. Диапазон изменения R_i симметричен относительно нуля, то есть аналогично можно показать, что последовательность цифр результата вида $\bar{1}\bar{1}$ при найденном значении p также является запрещенной.

Для операции деления $Z=X/Y$ правило формирования цифры результата на i -м шаге сводится к выполнению следующих действий [3]:

$$z_i = \begin{cases} H_i = 2R_{i-1} + 2^{-p}x_i - Z_{i-1}y_i, \\ \begin{cases} -1, & \text{если } H_i < -2^{-2}; \\ 0, & \text{если } -2^{-2} \leq H_i \leq 2^{-2}; \\ 1, & \text{если } 2^{-2} < H_i, \end{cases} \\ R_i = H_i - Y_i z_i. \end{cases}$$

Здесь Z_i – частное, представленное i старшими разрядами. Исходными являются условия: $R_0=0$, $0 \leq X < Y$ и $2^{-1} \leq Y < 1$. С учетом этого выражение (7) для операции деления принимает вид

$$2(2R_{i-1} + 2^{-p} + |Z_{i-1}| - |Y_i|) + 2^{-p} + |Z_i| \leq 2^{-2},$$

откуда получаем минимальную задержку $p=5$, при которой не могут формироваться последовательности цифр результата вида 11. Нетрудно показать, что при указанной задержке запрещенной является также комбинация цифр $\bar{1}\bar{1}$.

Таким образом, для рассмотренных операций за счет увеличения задержки формирования цифр результата на два такта по сравнению с минимальной ($p=3$ для деления и $p=2$ для других операций) получаем возможность контроля вычислений путем анализа коротких последовательностей цифр результата. Предлагаемую методику контроля можно использовать при вычислении других

функций [4,5] в неавтономном режиме, а также сочетать с другими способами контроля.

Для построения устройств, реализующих методы вычислений с использованием избыточной двоичной системы счисления, требуется обычная двоичная аппаратура (регистры, сумматоры, счетчики и т. д.). Все действия внутри вычислителей осуществляются в канонической двоичной системе счисления с естественным порядком весов. Цифры избыточной системы присутствуют только на входах и выходах операционных устройств и кодируются парой двоичных разрядов, например, следующим образом: $-1=01$, $1=10$ и $0=00$. Для передачи кодов между устройствами необходимо только два проводника. Появление двух подряд единичных сигналов на каждом из проводников в процессе вычислений свидетельствует об ошибке в системе. Для выявления запрещенных последовательностей из двух цифр результата требуются схема, содержащая только два триггера и несколько логических элементов.

Таким образом, предлагаемая методика позволяет создавать для устройств с поразрядным формированием результата в избыточных системах счисления весьма простые схемы функционального контроля. Это является еще одним фактором, подтверждающим целесообразность применения таких устройств в вычислительных системах.

1. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Построение быстродействующих специализированных вычислителей для реализации многоместных выражений// Автоматика и вычислительная техника. – 1981. – №6. – С. 18 – 22.
2. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Некоторые машинные методы вычисления рациональных функций многих аргументов// Автоматика и телемеханика. – 1977. – №12. – С. 145 – 154.
3. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Методы деления чисел в избыточном представлении// Автоматика и вычислительная техника. – 1977. – №3. – С. 81 – 85.
4. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Методы вычисления некоторых функций при поразрядном вводе и выводе информации// Известия вузов. Приборостроение. – 1978. – №2. – С. 64 – 69.
5. *Жабин В.И., Корнейчук В.И., Тарасенко В.П.* Метод быстрого неавтономного воспроизведения функций// Управляющие системы и машины. – 1977. – №3. – С. 96 – 101.