

ПЕРСПЕКТИВЫ РАЗВИТИЯ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ СРЕДСТВ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ

Бурцев В.С.
г. Москва, Россия

Аннотация

В докладе даются новые методы оценки структурных и архитектурных решений вычислительных средств. Проводится анализ современных высокопроизводительных многопроцессорных систем и многомашинных вычислительных комплексов. Делается вывод о том, что развитие вычислительных средств в настоящее время переживает определенный кризис, связанный с использованием в высокопараллельных структурах традиционного фон-Неймановского принципа организации вычислительного процесса. Делается вывод о необходимости перехода к созданию новых архитектур на суперпроцессорах, работающих на новых принципах и обладающих производительностью 10^{11} - 10^{12} оп/с каждый.

Передовым фронтом развития вычислительной техники и, в первую очередь, ее элементной базы, схемотехнических и архитектурных решений, являются универсальные вычислительные средства сверхвысокой производительности - суперЭВМ. Это подтверждается историей развития вычислительных средств с момента их основания по настоящее время.

В настоящее время к достаточно универсальным комплексам сверхвысокой производительности, получившим широкое распространение в мировой практике, можно отнести следующие:

- фирма CRAY C90, T90, T3D, T3F;
- фирма CONVEX SPP-120, SPP-200;
- фирма IBM SP2.

Анализ преимуществ или недостатков тех или иных суперЭВМ необходимо производить с помощью каких-то единых критериев. Основным показателем качества комплекса является степень эффективности его использования, то есть возможность загрузки или отношение реальной производительности $P_{\text{реал}}$ к максимальной $P_{\text{мах}}$.

Попробуем на базе имеющихся в настоящее время общеизвестных суждений и эмпирических данных создать некую систему качественных сравнительных оценок вычислительных средств с точки зрения как системных программистов, так и программистов-пользователей. В настоящее время в промышленном выпуске существуют всего три архитектуры вычислительных средств: однопроцессорные машины, включая векторные конвейерные; многопроцессорные системы и многомашинные вычислительные комплексы [1].

Так, для однопроцессорных машин для таких качественных оценок могут быть использованы следующие параметры: производительность процессора

(Ппр), пропускная способность канала процессор-ОЗУ (Епр), объем ОЗУ (Q) и пропускная способность ОЗУ-внешняя память Е. Максимальная производительность однопроцессорной машины, как правило, ограничивается частотными характеристиками используемой элементной базы и соединений. Как правило, для всех систем выполняется следующее соотношение: $Ппр = R \cdot Епр$, где R - процент обращений процессора к ОЗУ из всех обращений его за данными. Подразумевается, что большая часть обращений за данными идет в сверхоперативную память процессора (быстрые регистры, КЭШ и т.д.). Учитывая, что отношение среднего количества обращений от процессора к ОЗУ к общему числу обращений к памяти колеблется от 20% до 2% в зависимости от решаемой задачи, можно с достаточной для наших рассуждений точностью считать $Ппр = Епр$, где Ппр имеет размерность Mflops, а Епр - МВ/с. Поэтому, если мы не располагаем значениями Епр, можно определять их через Ппр. Производительность Ппр, включая векторные конвейерные процессоры, зависит от глубины конвейеризации (Ск), реализованной в процессорах. Однако для того, чтобы использовать свойство конвейеризации процессора, необходимо, чтобы на протяжении решения всей задачи выполнялось условие $P \geq C_k$, где P - количество одновременно выполняемых процессов в однопроцессорной системе. Только в этом случае производительность процессора увеличивается в C_k раз. Опыт конструирования векторных процессоров и анализ реальных задач показывает, что увеличение производительности процессора за счет конвейеризации не выше одного порядка.

Многопроцессорная система имеет следующие основные параметры: число процессоров N, производительность процессора Ппр, пропускная способность коммутатора между процессорами и ОЗУ Ек, пропускная способность ОЗУ-внешняя память Е. Во многих случаях $Ек = N \cdot Епр = N \cdot Ппр$.

Максимальная производительность многопроцессорной системы ограничивается двумя факторами: пропускной способностью коммутатора между процессорами - ОЗУ (Ек) и требованием корректной работы припроцессорной КЭШ памяти. И та, и другая причины не позволяют строить многопроцессорные комплексы с большим количеством процессоров N. Аппаратная сложность коммутатора пропорциональна N^2 . С увеличением сложности коммутатора растут временные задержки при обращении процессора к ОЗУ, что снижает скорость работы каждого процессора даже при наличии КЭШ при каждом процессоре. Практически увеличение числа процессоров выше 32-х в одном коммутаторе вряд ли целесообразно. Исключение припроцессорной КЭШ памяти приведет к увеличению числа обращений процессоров к ОЗУ, что еще больше ограничит величину N. Обеспечение корректности работы КЭШ в многопроцессорной системе - сложная задача, и качество ее решения, в свою очередь влияет на производительность всей системы, особенно при больших N. Дело в том, что если два процессора поработали с общими данными, даже в том случае, когда синхронизация по данным для них была выполнена правильно, в КЭШ одного из процессоров могут сохраняться старые данные. При этом процессор, работая с обновленными другим процессором общими данными, может часть данных

брать из ОЗУ (новые), а часть из КЭШ (старые). Корректность вычислительного процесса в этом случае будет нарушена. Простейшее решение проблемы корректности работы КЭШ в многопроцессорных системах состоит в том, что при каждой записи процессора в ОЗУ должно быть обеспечено стирание данных, записанных по этому адресу в КЭШ всех процессоров. Естественно, этот способ не позволяет увеличить число процессоров в многопроцессорных системах без значительного падения ее производительности. Наиболее эффективно эта задача была решена в МВК "Эльбрус", где число процессоров, одновременно работающих на общей памяти, было увеличено до 16 практически без потери производительности. Причем, способ обеспечения корректности КЭШ, реализованный в МВК "Эльбрус", практически инвариантен к числу процессоров системы - каждый процессор решает эту задачу самостоятельно без взаимодействия с соседними процессорами. Поэтому наиболее принципиальным препятствием в увеличении производительности многопроцессорных комплексов является коммутатор между процессорами и ОЗУ.

Аналогично однопроцессорной системе максимальная производительность многопроцессорного комплекса НПпр будет достигнута только в том случае, если на протяжении решения всей задачи будет выполнено условие $P \geq N_{\text{Ск}}$.

Многомашинный комплекс должен решать достаточно сложную проблему обмена информацией между машинами, что осуществляется через взаимодействие операционных систем. Поэтому обмен информацией между машинами ведется, как правило, достаточно большими пакетами. Обмен малыми пакетами неэффективен из-за больших временных потерь, приведенных к одному слову. Может создаться впечатление, что проблема, подобная корректности КЭШ, в многомашинных комплексах отсутствует. На самом деле эта проблема при работе многих машин с общими данными переходит на уровень системных и пользовательских программ, что безусловно осложняет программирование задачи и увеличивает время ее выполнения. В то же время требования к временным параметрам системы коммутации машин становятся не такими жесткими, как в многопроцессорных комплексах, благодаря чему можно строить системы с большим числом машин N .

После такого общего анализа попробуем определить те параметры комплексов, которые накладывают определенные требования на системные программы и программы пользователей, имея в виду эффективное использование их аппаратных средств.

Начнем с однопроцессорной машины. Условием ее эффективного использования может служить критерий загрузки процессора. Для обеспечения загрузки однопроцессорной машины должно быть выполнено следующее неравенство на протяжении всего времени решения задачи:

$$E_{\text{пр}}/E \leq K_0 \text{ при объеме памяти ОЗУ } Q, \quad (1)$$

где K_0 - средний процент переиспользования адресов ОЗУ на участке задачи объемом Q .

Действительно, если неравенство (1) не выполняется, то через определенное время производительность однопроцессорной машины будет определяться не величиной $E_{пр}$, а E , то есть пропускной способностью внешних устройств. Для того, чтобы этого не случилось, программист должен разбивать задачу на такие локальные части, для которых в объеме ОЗУ, равном Q , средний процент переиспользования адресов локальной части задачи, подкаченной в ОЗУ, превосходит величину K_0 . Назовем величину K_0 коэффициентом локализации. Естественно, чем больше объем памяти однопроцессорной машины Q , тем легче выполнить это требование. Поэтому условия выполнения неравенства (1) должны зависеть определенным образом от объема оперативной памяти. Примем некоторый объем ОЗУ Q_d , определенный практикой, за достаточный для локализации данных в ОЗУ. В этом случае для машин с памятью Q , меньшей Q_d , усложняется проблема локализации данных, что может быть учтено соотношением $(Q_d/Q + 1)$, уточняющим неравенство (1):

$$E_{пр} (Q_d/Q + 1)/E \leq K_0 \quad (2)$$

В многопроцессорных системах условия обеспечения процессоров данными описывается подобным соотношением, в котором $E_{пр}$ заменяется величиной пропускной способности коммутатора, соединяющего процессоры с ОЗУ - E_k и $E_k = N E_{пр} = N_{ппр}$.

Предполагается, что все N процессоров имеют равную производительность $П_{пр}$ и пропускную способность $E_{пр}$. Тогда средний процент переиспользования данных ОЗУ объемом Q ($K_{мп}$) на протяжении всего времени задачи должен удовлетворять следующему условию:

$$K_{мп} \geq E_k (Q_d/Q + 1)/E$$

Здесь Q - объем ОЗУ всего многопроцессорного комплекса, а Q_d сохраняет прежнюю величину, так как мы фактически как бы увеличили производительность процессора однопроцессорной машины в N раз $E_k = N E_{пр}$.

Для многомашинных комплексов требования полной загрузки системы описываются несколько сложнее. Прежде всего,

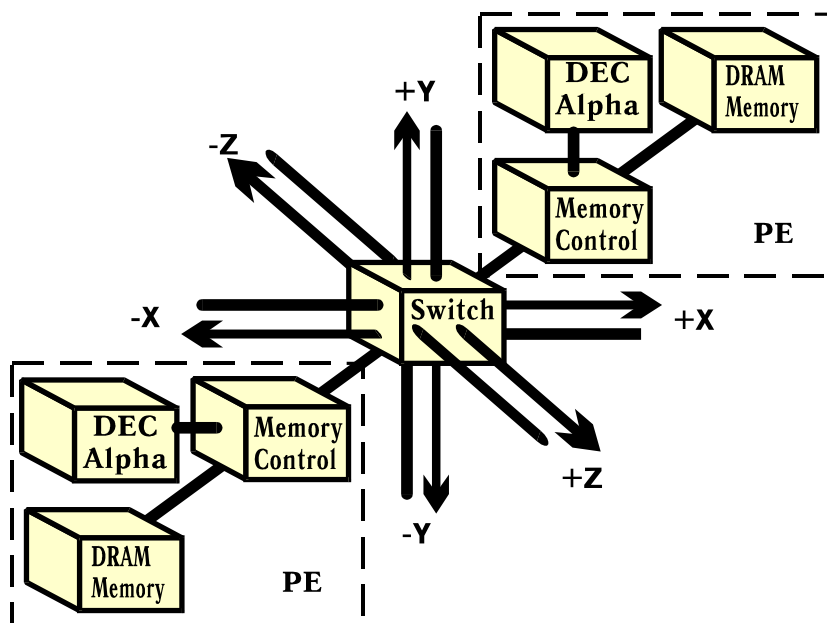


Рис.1. Схема узла Cray T3D.

PE - процессорный элемент, Memory Control - устройство управления памятью, DRAM Memory - оперативная память, Switch - коммутатор

необходимо рассмотреть возможности выполнения межмашинного обмена с точки зрения эффективной загрузки узла комплекса. Каждый узел многомашинного комплекса можно представить в виде одного или нескольких процессоров, ОЗУ и коммутатора, связывающего этот узел с другими узлами комплекса (Рис.1).

В этом случае необходимое условие загрузки процессора или процессоров узла может быть описано неравенством:

$$K_{\text{му}} \geq N_{\text{у}} E_{\text{ку}} E_{\text{пр}} (Q_{\text{д}}/Q_{\text{у}} + 1)/E_{\text{у}}$$

где $K_{\text{му}}$ - коэффициент переиспользования данных памяти узла $Q_{\text{у}}$;

$E_{\text{ку}}$ - пропускная способность коммутатора узла со стороны процессоров, обычно равная $N_{\text{у}} E_{\text{пр}}$;

$N_{\text{у}}$ - количество процессоров в узле;

$E_{\text{у}}$ - общая пропускная способность коммутатора (узла) со стороны связи этого узла с другими узлами комплекса.

Необходимо отметить, что $Q_{\text{д}}$ имеет ту же величину, что и в предыдущем неравенстве, а $Q_{\text{у}}$ - объем памяти узла. Это обстоятельство сильно усложняет задачу удовлетворения этого неравенства. В дополнение к этому для относительной оценки межмашинного обмена той или иной системы необходимо ввести коэффициент, отражающий топологию связей многомашинных комплексов.

В настоящее время реализованы следующие системы связей в многомашинных комплексах: "точка-точка", плоская матрица, трехмерная коммутация и система связей "гиперкуб" (Рис.2). Возможной характеристикой топологии связи может быть параметр, определяющий среднее число узлов передачи информации от узла к узлу. Так для системы "точка-точка" этот параметр b равен 1, для транспьютерных связей $b = 1/2 \sqrt{N}$ (рассматриваются транспьютерные замкнутые системы), для трехмерной коммутации $b = 3/4 \sqrt[3]{N}$ (Cray T3D и T3E), для гиперкуба $b = 1/2 \log_2 N$ (Ncube 2). Для конкретных систем эти формулы могут несколько корректироваться, однако порядок зависимости параметра b от N останется тем же, и при сравнении многомашинных комплексов он должен быть учтен в определении величины $E_{\text{у}}$. В этом случае неравенство (2) уточнится следующим образом:

$$K_{\text{му}} \geq N_{\text{у}} E_{\text{пр}} b (Q_{\text{д}}/Q_{\text{у}} + 1)/E_{\text{у}} \quad (3)$$

Условие загрузки многомашинного комплекса при взаимодействии с внешней памятью может быть описано следующим соотношением:

$$K_{\text{м}} \geq E_{\text{мк}} (Q_{\text{д}}/Q + 1)/E,$$

где $E_{\text{мк}}$ - пропускная способность всех коммутаторов системы, которая может определяться суммарной производительностью комплекса $P_{\text{м}} = N P_{\text{пр}} = N E_{\text{пр}}$, а $Q = N Q_{\text{у}}$.

Для всех трех структур вычислительных комплексов достижение их предельной производительности возможно только при выполнении следующего неравенства на протяжении выполнения задачи:

$$P \geq N C_{\text{к}}.$$

Важное значение при сравнении вычислительных комплексов имеет такой элементарный параметр, как относительное быстродействие процессора или

микропроцессора системы $K_{пр} = П_{эт}/П$. Здесь $П_{эт}$ - производительность микропроцессора, принятая за эталонную, которая выбирается как средняя величина производительностей нескольких процессоров последнего выпуска. Другим параметром является коэффициент достаточности памяти. Естественно, что чем меньше $K_{пр}$, тем ниже требования к распараллеливанию алгоритма для одной и той же задачи.

Практика использования вычислительных средств выявила следующую закономерность соотношения объема памяти $Q_{п}$ и производительности системы, которая сохраняется на протяжении всего времени существования дискретных вычислительных средств - на каждый миллион операций в секунду приходится порядка 100 тысяч слов памяти (≈ 0.5 MB). Естественно, чем больше память, тем удобнее программировать задачу и повышать загрузку процессоров. Поэтому можно ввести специальный коэффициент, учитывающий достаточность памяти: в однопроцессорной машине $K_{оп} = 0,5 П_{пр} Q_{п} / Q + 1$; в многопроцессорной системе $K_{мп} = 0,5 N П_{пр} Q_{п} / Q + 1$; для многомашинного комплекса $K_{мпк} = 0,5 П_{м} Q_{п} / Q + 1$. В этих соотношениях $П_{пр}$ имеет размерность Mflops, а все параметры памяти - GB.

Таблица 1. Соотношения для дополнительной оценки комплексов

Размер- ность величин	1 E - MB/s Q - GB	2 E - MB/s Q - GB П _{пр} - MFIs	3 П _{пр} - MFIs Q - GB	4 П _{эт} -MFIs П _{пр} -MFIs	5 K _{рез}
Однопро- цессорная машина	$K_0 \geq \frac{E_{пр}}{E} \left(\frac{Q_{д}}{Q} + 1 \right)$	-	$K_{оп} \leq \frac{Q_{п} П_{пр}}{Q} + 1$	$K_{пр} = \frac{П_{эт}}{П_{пр}}$	$K_{0рез} = K_0 K_{оп} K_{пр}$
Многопро- цессорная система	$K_{мп} \geq \frac{N E_{пр}}{E} \left(\frac{Q_{д}}{Q} + 1 \right)$	-	$K_{мп} \leq \frac{Q_{п} N П_{пр}}{Q} + 1$	$K_{пр} = \frac{П_{эт}}{П_{пр}}$	$K_{мпрез} = K_{мп} K_{мп} K_{пр}$
Многома- шинный комплекс	$K_{му} \geq \frac{B N_y E_{пр}}{E_y} \left(\frac{Q_{д}}{Q_y} + 1 \right)$	$K_M = \frac{N E_{пр}}{E_M} \left(\frac{Q_{д}}{Q} + 1 \right)$	$K_{мпк} \leq \frac{Q_{п} N П_{пр}}{Q} + 1$	$K_{пр} = \frac{П_{эт}}{П_{пр}}$	$K_{мпрез} = K_{му} K_M K_{мп} K_{пр}$

В Таблице 1 приведены все соотношения, по которым могут быть дополнительно оценены комплексы с точки зрения возможности их эффективного использования на разнообразных задачах пользователя. Другими словами, эти соотношения характеризуют сложность программирования на тех или иных системах, имея в виду, что всегда есть стремление достичь максимальной производительности вычислительных средств на решаемой задаче. Чем меньшие значения имеют правые части этих соотношений, тем легче выполнить условие полной загрузки системы. Произведение этих коэффициентов может дать качественную характеристику всего комплекса Крез по эффективности его использования на различных классах задач. Для такой интегральной оценки необходимо правильно выбрать значения Q_d и $P_{эт}$, так

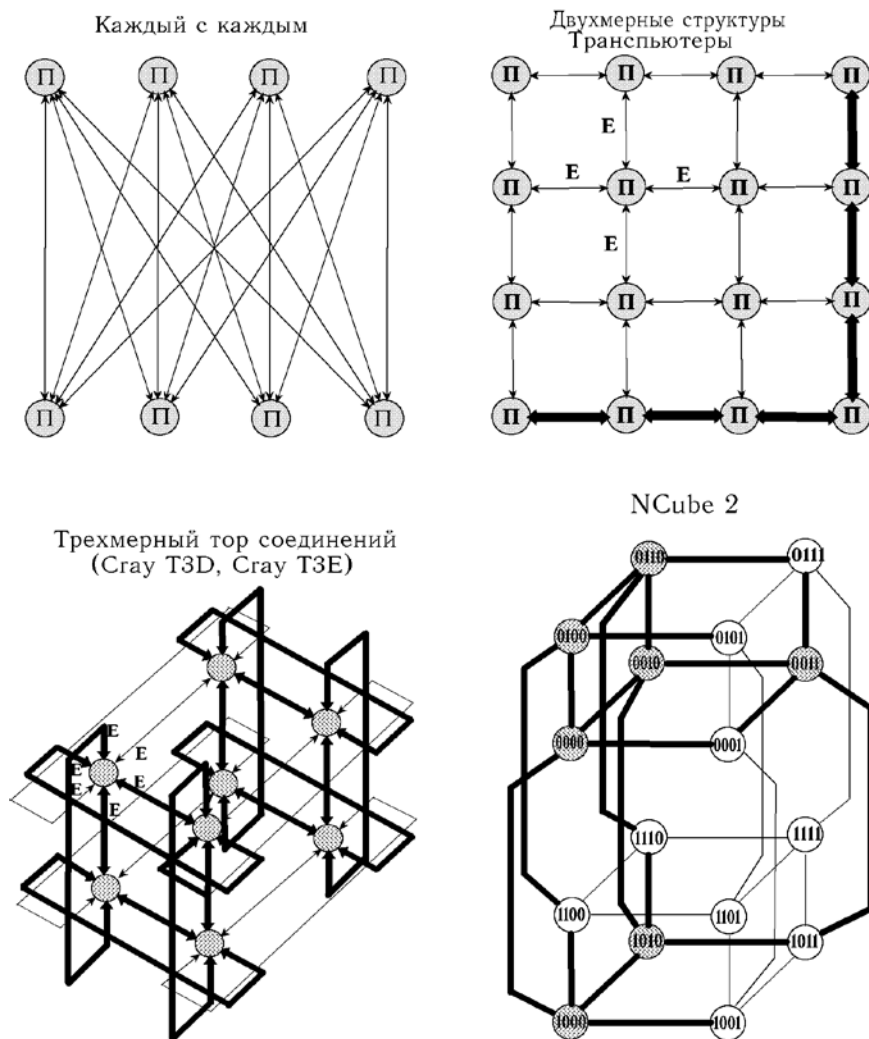


Рис.2. Схемы коммутации микропроцессоров в многомашинных комплексах.

как они могут влиять на весовые характеристики этих коэффициентов. Анализ решения больших задач показывает, что для многих из них локализация данных во многих случаях может быть выполнена на объеме памяти $Q_d = 1$ GB. Величина $P_{эт}$, как уже говорилось, может быть выбрана исходя из средней производительности процессора сегодняшнего дня 1GFlops.

Приведенные оценки качества вычислительных комплексов указывают только возможные принципы нового подхода к анализу вычислительных средств при их выборе для использования в тех или иных сферах деятельности. Неполнота приведенных соотношений заключается прежде всего в том, что при определении пропускной способности канала процессор - ОЗУ не учитываются особенности построения сверхоперативной памяти (быстрые регистры, КЭШ, различные буферные устройства и т.д.). При определении пропускной способности между ОЗУ и внешней памятью не учитываются реальные возможности внешних устройств и телекоммуникационных систем, выходящих на вычислительные средства, и т.д. Однако, принципы развития и уточнения этих оценок достаточно ясны и могут быть без труда найдены для каждого конкретного случая.

Привлекательность приведенных оценок состоит в том, что все эти коэффициенты могут быть легко рассчитаны на основании рекламных данных, выдаваемых фирмами. В качестве примера приведем анализ некоторых современных многопроцессорных систем и многомашинных комплексов.

Результаты анализа многопроцессорных систем фирмы Convex (SPP-1200, SPP-2000), фирмы DEC (Server8400) и фирмы Cray (j916, C-90 и T-90) приведены в Таблице 2.

Таблица 2. Многопроцессорные системы (распределяемая память)

Фирма	Система	Базовый процессор			Параметры кластера					Коэффициент эффективности загрузки				R= $\frac{K_{\text{рез}}}{P}$	Примечания
		Наименование	f МГц	П _{пр} GFs	N	E _{пр} $\frac{\text{GB}}{\text{s}}$	E $\frac{\text{GB}}{\text{s}}$	P GFs	Q GB	K _{МП}	K _{МПП}	K _{пр}	K _{рез}		
CONVE X	SPP- 1200	PA- 7200	120	0.24	8	1	0.27	1.9	2	5.5	1.5	4	33	4	На аппаратно-программном уровне поддерживается объединение до 32 кластеров с коррекцией КЭШ
CONVE X	SPP- 2000	PA- 8000	180	0.7	16	7.6	1.72	11.2	4	4	2	1	8	0.7	
DEC	Server 8400	Alpha 2116 4	300	0.5	12	2.4	1.2	6.0	3	2	2	2	8	1.3	
Cray	Cray j916	Набор	100	0.2	16	26	1.6	3.2	4	16	1	5	80	26	
Cray	Cray C.90	Набор	240	1	16	245	13.6	16	8	18	1	1	18	1.1	
Cray	Cray T-90	Набор	470	2	32	950	54.4	64	16	18	1	0.5	9	0.13	

Аналогичные данные для многомашинных комплексов сведены в Таблице 3.

Таблица 3. Многомашинные комплексы (распределенная память)

Фирма	Система	Базовый процессор		Параметры кластера				Параметры комплекса						Коэффициент эффективности загрузки						R= $\frac{K_{рез}}{P}$
		Наименование	f МГц	П _{пр} MFIs	N _y	E _{пр} $\frac{M}{B}$ s	E $\frac{M}{B}$ s	Q _y M B	В	N	NE _{пр} $\frac{GB}{s}$	E _м $\frac{GB}{s}$	P GFIs	Q _м GB	K _{му}	K _{мм} п	K _п р	K _м	K _{рез}	
Cray	Cray T3D	Alpha 21064	150	150	2	37	76	64	3	1024	150	4.8	150	64	24	2	6	30	8.6x10 ³	60
Cray	Cray T3E	Alpha 21164	300	600	1	1200	480	128	3	1024	600	64	600	128	22	4	1	9	2.9x10 ³	4
IBM	SP2	Powe r-2	77	280	1	260	40	128	2	128	30	5	30	16	14	2	4	9	10 ⁴	300

Из таблиц видно, что каждая фирма хорошо чувствует недостатки своей системы и при последующей реализации устраняет их, улучшая тем самым оценочные коэффициенты. Так, фирма Convex улучшила обмен ОЗУ кластера с внешней памятью и каналами телекоммуникации и увеличила производительность процессора. Фирма Cray существенно увеличила объем ОЗУ в узле, повысила его пропускную способность с другими узлами и увеличила общую пропускную способность с каналами связи и внешним полем.

Данная качественная сравнительная оценка комплексов с точки зрения возможностей аппаратных средств сделана с точки зрения общих принципов организации этих структур, поэтому в большей степени характеризует их как универсальные вычислительные средства. Поэтому чем выше K_{рез}, тем этот комплекс более специализирован для решения определенного класса задач.

Необходимо отметить, что полученные соотношения подразумевают отсутствие задержки в цепях коммутации, не учитывают сложности в достижении корректности работы КЭШ памяти и предполагают, что задачи на всем времени их решения обеспечивают параллельность вычислительных процессов $P \geq NC_k$.

Тот же подход к анализу структур универсальных суперЭВМ можно использовать и для определения перспектив их развития. Приведенные соотношения фактически характеризуют различные комплексы с точки зрения возможности их загрузки, то есть получения реальной производительности (P_{реал}), т.к. максимальная производительность комплекса P_{мах} мало кого интересует, хотя именно она фигурирует в рекламных проспектах. Таким образом, качество структуры комплекса будет определяться отношением P_{реал}/P_{мах} и будет обратно пропорционально K_{рез}

$$P_{\text{реал}} \equiv P_{\text{мах}} / K_{\text{рез}}.$$

Создавая перспективный комплекс суперЭВМ для задач с высоким параллелизмом вычислительных процессов, учитывая сегодняшнее состояние элементной базы (в особенности в части возможности создания памяти больших объемов) можно достаточно легко выполнить следующие соотношения:

$$Q_d / Q \leq 1; \quad Q_n N \Pi_{\text{пр}} / Q \leq 1; \quad N_y \Pi_{\text{пр}} = E_y; \quad b = 1.$$

Учитывая, что $Q = NQ_y$, получим следующие качественные соотношения:

$$P_{\text{реал } 0} \equiv P_{\text{реал м пр}} \equiv P_{\text{пр}}E$$

$$P_{\text{реал мм}} \equiv P_{\text{пр}}E_m 1/N, \quad (4)$$

где $P_{\text{реал } 0}$, $P_{\text{реал м пр}}$ и $P_{\text{реал мм}}$ - реальная производительность соответственно для однопроцессорной, многопроцессорной и многомашинной структуры суперЭВМ.

Можно сделать два немаловажных вывода из полученных соотношений:

- основным средством увеличения реальной производительности вычислительного комплекса в независимости от его структуры является увеличение производительности базового процессора ($P_{\text{пр}}$) с обеспечением его необходимой пропускной способностью с внешней памятью (E);
- многомашинные комплексы на больших задачах, имеющих общие данные параллельных процессов, не позволят достичь высокой реальной производительности комплекса из-за невозможности локализации данных в объеме $Q/N = Q_y$.

Этим обстоятельством и объясняется тот факт, что все фирмы, производящие вычислительные средства, много средств вкладывают в разработку все более высокопроизводительных микропроцессоров. Однако на пути увеличения производительности одного процессора существуют определенные ограничения - статистика показывает, что наблюдается аппаратное насыщение в проектировании микропроцессоров, состоящее в том, что увеличение аппаратных средств (числа вентилях) микропроцессора не приводит к пропорциональному увеличению его производительности. Объяснить это можно тем, что основным средством увеличения производительности новых микропроцессоров является увеличение числа их исполнительных устройств. Оставаясь в рамках фон-Неймановского принципа организации вычислительного процесса, добиться увеличения производительности процессора с увеличением числа исполнительных устройств весьма проблематично. Вывод один - необходимо отходить от фон-Неймановского принципа организации вычислительного процесса внутри микропроцессора. Первый шаг в этом направлении был сделан в центральном процессоре МВК "Эльбрус-1" при использовании безадресных быстрых регистров. В настоящее время американские фирмы в своих публикациях без ссылки на первоисточник говорят о локальном использовании принципа "управления данными" в микропроцессорных структурах.

Прежде чем говорить о направлениях работ по созданию перспективных суперЭВМ производительностью 10^{15} оп/с, необходимо в какой-то мере определить, что мы будем понимать под названием микропроцессор или базовый процессор комплекса. Дело в том, что в настоящее время микропроцессор или базовый процессор становится довольно сложным комплексом параллельной работы многих вычислительных устройств таких как исполнительные устройства, представляющие собой спецпроцессоры, сверхоперативную и оперативную память с возможностями расширения и той и другой, развитую системы ввода-вывода данных. Естественно встает вопрос,

чем же этот комплекс устройств отличается от, например, многопроцессорного комплекса.

Можно отметить два отличительных свойства микропроцессора:

- аппаратное распределение ресурсов вычислительных средств в процессе выполнения вычислительного процесса;

- аппаратное обеспечение правильной во времени последовательности команд выполняемой им программы с учетом синхронизации их по данным.

Очевидно придерживаясь выполнения этих принципов и должен строиться новый процессор.

Наиболее полно отвечает этим двум условиям процессор, построенный по принципу работы управления данными. В отличие от фон-Неймановского принципа этот принцип предполагает выявление на каждый вычислительный шаг всех операций, выполнение которых может производиться одновременно, с пошаговой синхронизацией всего вычислительного процесса по данным. До настоящего времени практическая реализация этого принципа считалась невозможной.

Безусловно, реализация процессора на принципе управления данными имеет много подводных камней, которые на сегодняшний день можно считать разрешимыми. Подтверждением этого являются работы, проводимые в течение 7 лет ОИВТА РАН по теме ОСВМ РАН. В то же время этот принцип позволяет на порядок увеличить число исполнительных устройств микропроцессора и вести весь вычислительный процесс по конвейерному принципу, т.к. исключена фон-Неймановская связанность последовательных команд по данным.

В настоящее время в США ставится задача создания суперЭВМ производительностью 10^{15} оп/с, т.к. есть конкретные задачи как проблемного, так и практического характера, которые могут быть реализованы только на этой производительности вычислительных средств. Известные нам американские проекты таких комплексов в основном базируются на успехах технологии. Предполагается, что к 2005 году технологические нормы изготовления микросхем приблизятся к уровню 0,01 мкм, а задержка на вентиль составит менее 0,01 нс. Причем каждый чип будет вмещать 20 млн. вентилях или десятки микропроцессоров с памятью. Предполагается, что суперЭВМ будет состоять из чипов, содержащих 32-67 процессоров с памятью, причем каждый процессор будет обладать производительностью не менее 10^9 оп/с.

Естественно, что достаточно высокая реальная производительность $P_{\text{реал}}$ на таких комплексах может быть достигнута на определенных классах задач, что и отмечается в проектах.

Саймер Крэй придерживался несколько другой точки зрения. Он предполагал создать процессор производительностью в 10^{12} - 10^{13} оп/с, и на базе таких процессоров строить комплекс перспективную суперЭВМ (высказывание 1995 года). По какой структуре Крэй собирался реализовать свой базовый процессор сведений нет. Однако есть информация, что один процессор должен был содержать 100-200 чипов.

Скорее всего при создании суперЭВМ универсального типа производительностью 10^{15} оп/с будут использоваться базовые процессоры, работающие по новым принципам организации вычислительного процесса, т.к.

только уход от использования фон-Неймановского принципа, как основы организации процесса вычислений, позволит значительно расширить диапазон производительности одного процессора.

Выводы

1. Основным направлением повышения реальной производительности перспективной суперЭВМ является увеличение производительности базового процессора до 10^{11} - 10^{12} оп/с.

2. Для построения универсальных суперЭВМ предпочтительной является структура многопроцессорных комплексов (распределяемая оперативная память).

3. Многомашинные комплексы (распределенная память) могут использоваться для определенного класса задач.

4. Отход от фон-Неймановского, как базового, принципа организации вычислительного процесса, включая микропроцессорные структуры, позволит значительно расширить производительность универсальной суперЭВМ.

5. В.С.Бурцев. "Система массового параллелизма с автоматическим распределением аппаратных средств суперЭВМ в процессе решения задачи." Юбилейный сборник трудов институтов ОИВТА РАН. М. 1995, т.2, с. 5-27